

ÖN HAZIRLIK

1. Deneyde yer alan tüm teorik hesaplamaları deneye gelmeden önce yapıp tüm işlemleri ön hazırlığa ekleyiniz.
2. Föyün giriş kısmında JFET'li yükseltecin DC analizi ve AC analizi ile ilgili bilgiler yer almaktadır. Yükseltecin kazancını föyde gösterilen AC eşdeğer devresini çizerek anlatıldığı gibi hesaplayabilirsiniz.
3. Deneyde gerçekleştireceğiniz tüm adımları simülasyon ortamında yapıp sonuçları düzgün bir şekilde ön hazırlığa ekleyin. Simülasyon ortamında gerçekleştirdiğiniz her adımın ekran çıktısını rapora ekleyin ve detaylı açıklama yapın. Ekran çıktıları anlaşılır olmalıdır.
4. Deneye gelmeden önce deney adımlarını detaylı bir şekilde inceleyerek bilmediğiniz şeyleri öğrenmek için gerekli araştırmaları yapınız.
5. Deneye gelmeden önce kullanacağınız malzemeleri (direnç, kapasitör, transistör vb..) belirleyin. Deney başlangıcında malzemeler kullanıma hazır olmalıdır. Deneye devrenizi önceden kurmuş olarak gelmeniz deneyi zamanında bitirmeniz açısından önemlidir.
6. Deney gününde sizden istenen gerekli bilgileri öğrenmiş olduğunuzu ve deneyi yapabildiğinizi göstermenizdir. Dolayısıyla deney devresini kurmakta ve ölçüm cihazlarını kullanmakta eksikleriniz varsa deneyden önce laboratuvar çalışma saatlerinde izin alarak çalışabilirsiniz. Laboratuvar çalışma saatleri şuan için Salı günü 13:00-16:00 olarak belirlenmiştir. Bu saatlerin dışında da uygun olması halinde görevlilerden izin alarak çalışma yapabilirsiniz.

DENEY 3

FET.Lİ KUVVETLENDİRİCİLER

1. Deneyin Amacı

FET Transistörlerle yapılan kuvvetlendiricilerin AC ve DC analizlerini öğrenme

2. FET Kuvvetlendiriciler

FET Transistörlerle yapılan kuvvetlendirici devreleri BJT Transistörlerle yapılanlarla benzerlik göstermektedir. FET.lerle yapılan yükselteçler aşağıdaki gibi adlandırılır.

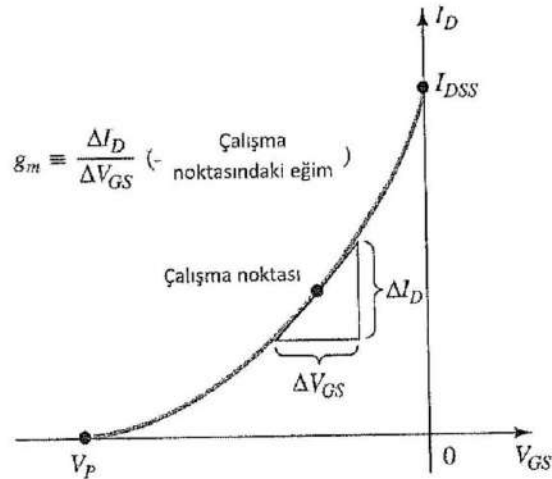
FET	BJT
Ortak Source (Common Source)	Ortak Emitter (CE)
Ortak Drain (Common Drain)	Ortak Collector (CC)
Ortak Gate (Common Gate)	Ortak Base (CB)

Kuvvetlendiriciler söz konusu olduğunda FET'lerde en önemli özellik iletkenlik sabiti olan g_m parametresidir.

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

Denklem 1

Denklem 1'den de görüldüğü üzere iletkenlik sabiti V_{GS} voltajındaki değişime bağlı olarak Drain akımındaki değişim miktarını vermektedir.



Şekil 1. g_m değerinin grafiksel gösterimi

$$g_m = \frac{2I_{DSS}}{|V_P|} \left[1 - \frac{V_{GS}}{V_P} \right]$$

Denklem 2

FET'li kuvvetlendiricilerin bir diğer özelliği ise giriş ve çıkış empedans değerleridir. Bu parametreler bakımından BJT transistörlere göre oldukça avantaj sağlayan FET'lerin giriş ve çıkış empedans değerleri şöyledir.

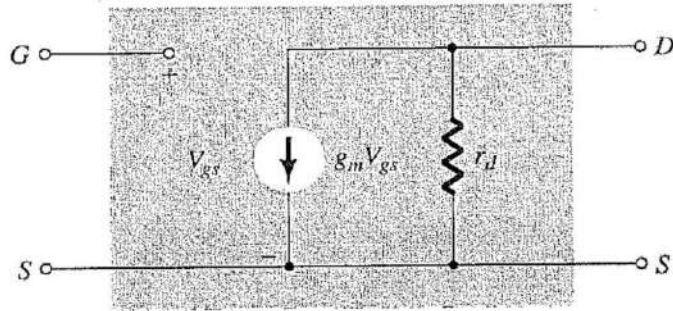
$$\text{Giriş empedansı : } Z_i = \infty \Omega \quad \text{Denklem 3}$$

$$\text{Çıkış empedansı : } Z_o = r_d = \frac{1}{y_{os}} \quad \text{Denklem 4}$$

$$r_d = \frac{\Delta V_{DS}}{\Delta I_D} \Big/ V_{GS} = \text{sabit} \quad \text{Denklem 5}$$

2.1. FET AC Eşdeğer Devresi

FET Transistörlerin kuvvetlendirme özellikleri analiz edilirken AC eşdeğer devresi çizilir. AC eşdeğer devre küçük genlikli ve alternatif akımlı sinyallerde bu transistörlerin davranışı modellenerek oluşturulmuştur. Aşağıdaki şekilde FET AC eşdeğer devresi gösterilmiştir.



Şekil 2. FET AC Eşdeğer Devresi

Devre analizi yapılırken FET transistör gördüğümüz yere bu eşdeğer devreyi çizmemiz gerekmektedir.

3. JFET Kuvvetlendiriciler

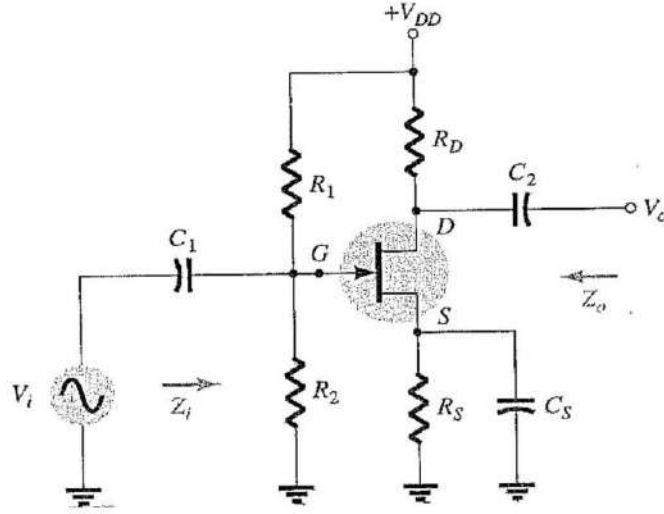
Kutuplama düzenine göre üç farklı guruba ayrılırlar:

- Sabit Kutuplamalı
- Kendi kendine Kutuplamalı
- Gerilim Bölücü Kutuplamalı

CS kuvvetlendiricilerin en çok kullanılan tipi gerilim bölücülü kutuplama düzenidir.

3.1. Gerilim Bölücü Kutuplamalı Common Source (CS) Kuvvetlendiriciler

Aşağıdaki şekilde gerilim bölücülü kutuplama düzenine sahip bir CS kuvvetlendirici gösterilmiştir.

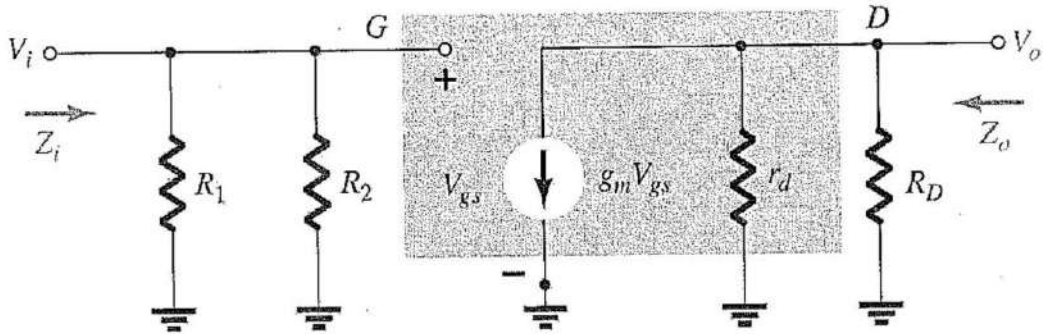


Şekil 3. Gerilim Bölücülü CS Kuvvetlendirici

Bu devrede V_G voltajı, V_{DD} besleme voltajının R_1 ve R_2 dirençleri tarafından belirlenen bir oranda bölünmesiyle elde edilir. Tek bir kaynaktan beslenebilmesi bakımından avantaj sağlayan bu devreler aynı zamanda diğer kutuplama düzenlemelerine göre daha kararlı bir çalışma noktasına sahiptirler.

$$V_G = V_{DD} * \frac{R_2}{R_1 + R_2} \quad \text{Denklem 6}$$

AC eşdeğer devre aşağıdaki gibidir. Renkli arkaplana sahip bölge FET transistor ün kendisidir. AC eşdeğer devre çizilirken AC kaynağın olmadığı yerler toprak olarak gösterildiği için R_D ve R_1 dirençleri toprağa bağlanmıştır



Şekil 4. CS Kuvvetlendirici AC eşdeğer devresi

AC analiz yapılırken hesaplanması gereken özellikler Voltaj kazancı ile giriş-çıkış empedans değerleridir. Bu bakımdan incelersek CS yükselteçlerin giriş ve çıkış empedans değerleri şöyle olur:

Giriş Empedansı: $Z_i = R_1 \parallel R_2$

Çıkış Empedansı: $Z_o = r_d \parallel R_D$

$$Z_o \cong R_D / r_d \geq 10R_D$$

Voltaj kazançları ise şöyle hesaplanır:

$$V_i = V_{gs}$$

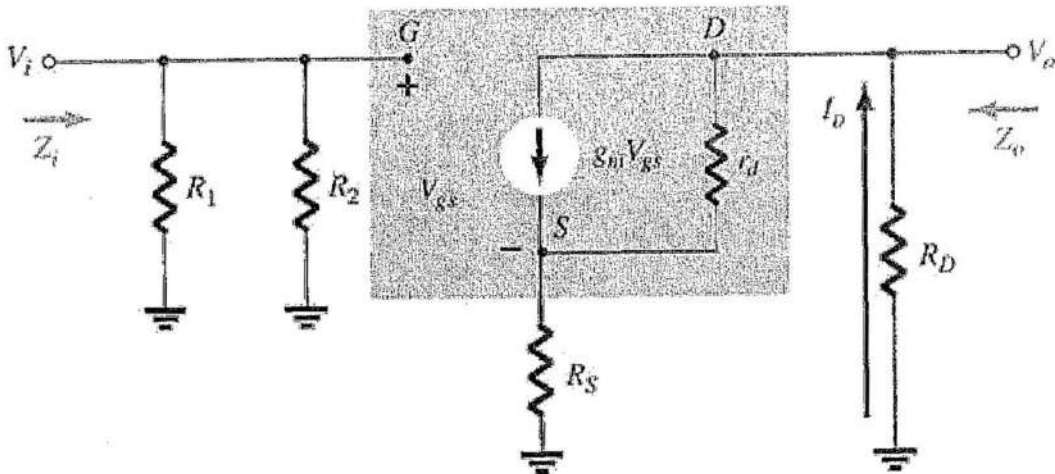
$$V_o = -g_m V_{gs} (R_D \parallel r_d)$$

$$A_v = \frac{V_o}{V_i} = -g_m (r_d \parallel R_D)$$

$$A_v \cong -g_m R_D / r_d \geq 10R_D$$

Bu devrede R_S direnci C_S kapasitesi dolayısıyla ihmal edilmiştir. R_S negatif geribesleme yaparak kararlılığı sağlar ve aynı zamanda V_{GS} kutuplama voltajı için gereken ters voltajı oluşturur. Negatif geri besleme kararlılık sağlarken aynı zamanda kazancı azaltan bir yan etkiye sahiptir. Kararlılık bize DC olarak gerekirken ancak AC olarak kazancı artırmak istemekteyiz. Bu durumu sağlamak amacıyla R_S direncine paralel olarak bağlanacak bir kondansatör AC olarak oradaki geribeslemeyi kaldıracak ve dolayısıyla AC kazanç korunacaktır.

Eğer devreden C_S kapasitesini kaldırırsak devrenin kazancında nasıl bir değişim olur?



Şekil 5. Bypass kapasitesi kaldırılmış CS kuvvetlendiricinin AC eşdeğer devresi

Şekil 5'te yer alan devreden de görüldüğü üzere çıkış gerilimi olan V_o voltajı değişmemekte ancak giriş gerilimi V_i artık V_{gs} değerine eşit olmamaktadır. Yani

$$V_i = V_{gs} \left(1 + \frac{g_m R_S r_d}{R_D + R_S + r_d} \right)$$

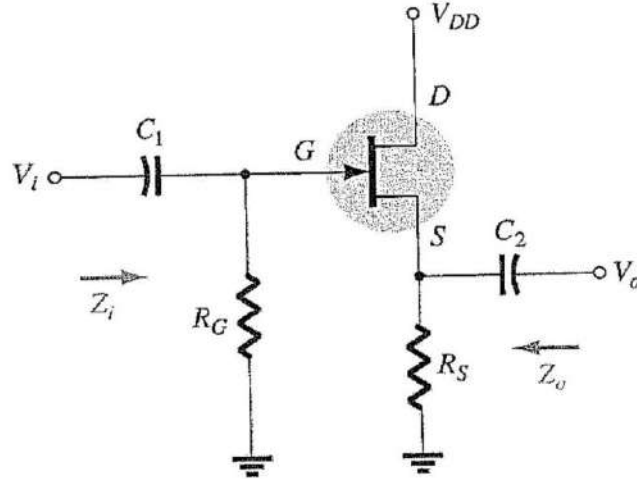
$$V_o = -V_{gs} \frac{g_m R_D r_d}{R_D + R_S + r_d}$$

$$A_v = \frac{V_o}{V_i} = - \frac{g_m R_D}{1 + g_m R_S + \frac{1}{r_d} (R_D + R_S)}$$

Görüldüğü gibi voltaj kazancı, CS kapasitesi kaldırıldığında düşecektir.

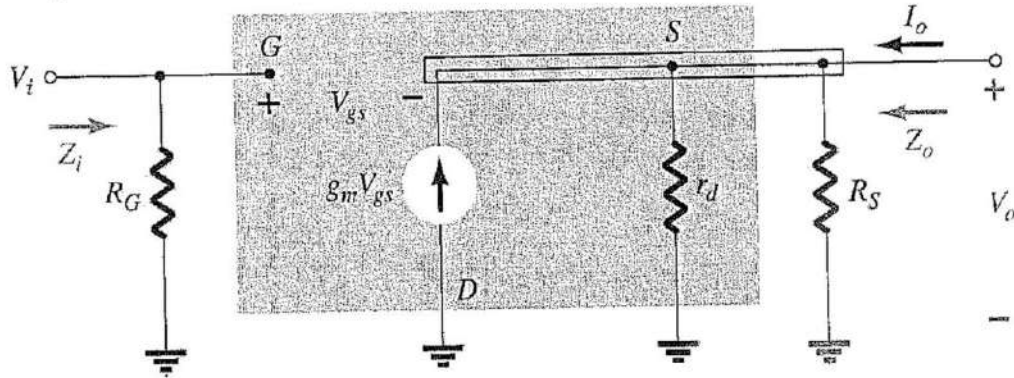
3.2. Common Drain (CD) Kuvvetlendiriciler

Bir diğer tip yükselteç olan ortak drainli yükselteçler aşağıdaki devrede gösterildiği gibi bir devre konfigürasyonuna sahiptir. Devreye AC sinyal girişi Gate ucundan, çıkış ise Source bacağından yapılır.



Şekil 6. CD (Common Drain) Kuvvetlendirici

Devremizin AC analizini yapacak olursak öncelikle AC eşdeğer devreyi çizmemiz gerekmektedir.



Şekil 7. CD Kuvvetlendirici AC Eşdeğer Devresi

Giriş Empedansı: $Z_i = R_G$

Çıkış Empedansı: $Z_o = r_d \parallel R_s \parallel \frac{1}{g_m}$

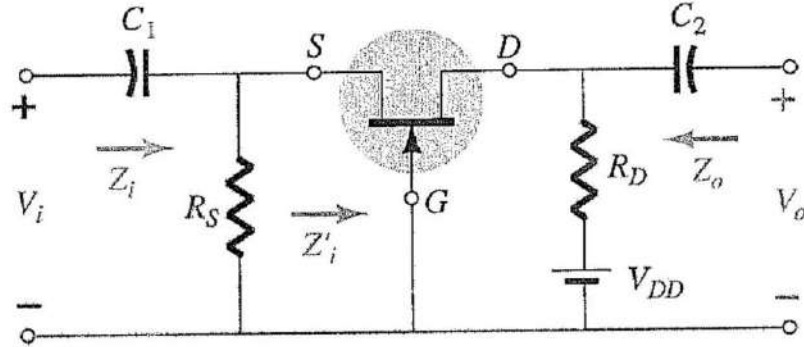
$$Z_o \cong R_s \parallel \frac{1}{g_m} \quad / \quad r_d \geq 10R_s$$

Voltaj Kazancı: $A_V = \frac{V_o}{V_i} = \frac{g_m(r_d \parallel R_s)}{1 + g_m(r_d \parallel R_s)}$

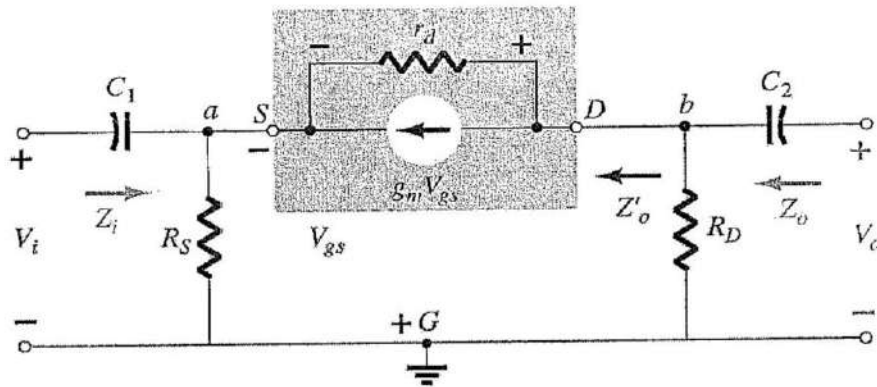
$$A_V = \frac{V_o}{V_i} = \frac{g_m R_s}{1 + g_m R_s} \quad / \quad r_d \geq 10R_s$$

Bu tip yükselteçler yaklaşık olarak birim voltaj kazancına sahiptirler ve giriş-çıkış arasında farz farkı bulunmaz. Çıkış empedansları ise CS kuvvetlendiricilere göre oldukça düşüktür. Bu nedenle düşük çıkış empedansı gereken yerlerde empedans uyumu sağlayan devre olarak kullanılabilirler.

3.3. Common Gate (CG) Kuvvetlendiriciler



Şekil 8. CG Kuvvetlendirici Devresi



Şekil 9. CG Kuvvetlendirici Eşdeğer Devresi

$$\text{Giriş Empedansı: } Z_i = R_s \parallel \left[\frac{r_d + R_D}{1 + g_m r_d} \right]$$

$$Z_i \cong R_s \parallel \left(\frac{1}{g_m} \right) / r_d \geq 10R_D$$

$$\text{Çıkış Empedansı: } Z_o = R_D \parallel r_d$$

$$Z_o \cong R_D / r_d \geq 10R_D$$

$$\text{Voltaj Kazancı: } A_v = \frac{V_o}{V_i} = \frac{\left[g_m R_D + \frac{R_D}{r_d} \right]}{\left[1 + \frac{R_D}{r_d} \right]}$$

$$A_v = g_m R_D / r_d \geq 10R_D$$

4. MOSFET Kuvvetlendiriciler

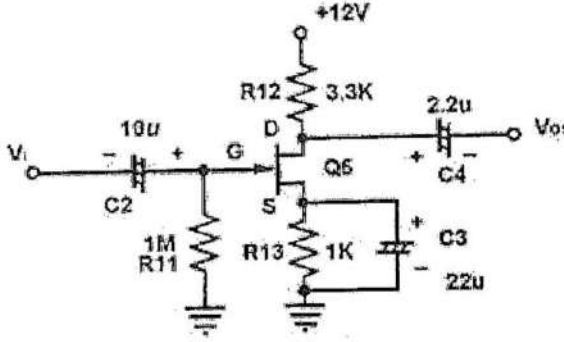
MOSFET Transistörlerin AC eşdeğer simgeleri JFET ile aynıdır ve aynı şekilde AC analizleri yapılır. Bu nedenle ayrıca bu konu üzerinde durulmayacaktır.

5. DeneY Donanımları

- Aşağıdaki devrede kullanılmış olan devre elemanları
- Multimetre, Osiloskop, İşaret Üretici
- Bağlantı Kabloları

6. Deneyler

6.1. JFET'li CS Kuvvetlendirici (Kendi Kendine Kutuplamalı)



• Yandaki şekilde görülen devreyi board üzerinde klipsler ve gerekiyorsa kablolar yardımıyla kurun.

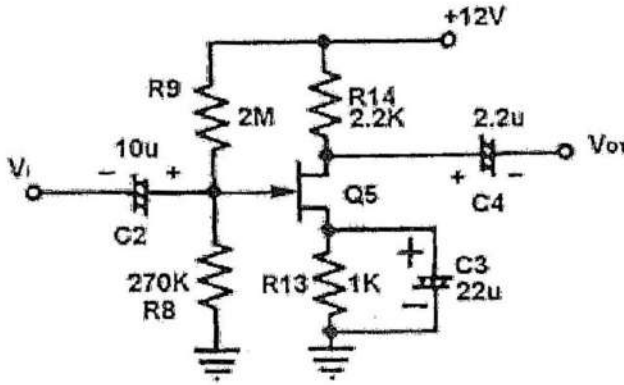
• Öncelikle Voltmetreyi kullanarak V_G , V_S , V_{GS} ve V_D değerlerini ölçüp aşağıdaki tabloya kaydedin.

• Kuvvetlendiriciye giriş işareti olarak 1KHz sinüs işareti verin ve giriş-çıkış işaretlerini aşağıdaki tabloya kaydedin.

	V_G	V_S	V_{GS}	V_D	$A_V = \frac{V_{O,p-p}}{V_{I,p-p}}$	Faz Farkı
GİRİŞ						
ÇIKIŞ						

The table contains two rows for data entry: 'GİRİŞ' (Input) and 'ÇIKIŞ' (Output). Each row has seven columns corresponding to the parameters in the header. Below the 'GİRİŞ' row, there is a graph with a vertical axis labeled 'V' and a horizontal axis labeled 't'. Below the 'ÇIKIŞ' row, there is another graph with a vertical axis labeled 'V' and a horizontal axis labeled 't'. These graphs are intended for recording the input and output waveforms.

6.2. JFET'li CS Kuvvetlendirici (Gerilim Bölücü Kutuplamalı)



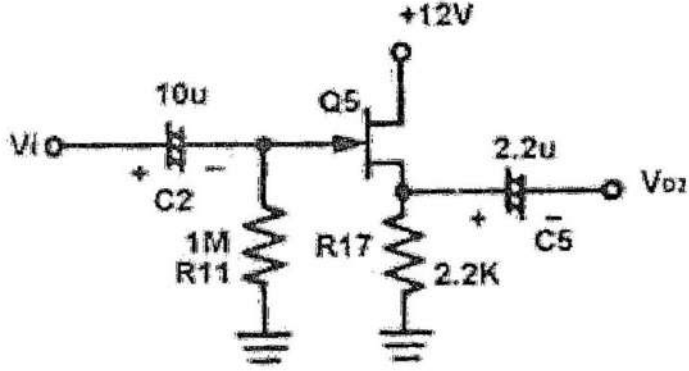
• Yandaki şekilde görülen devreyi blok üzerinde klipsler ve gerekiyorsa kablolar yardımıyla kurun.

• Öncelikle Voltmetreyi kullanarak V_G , V_S , V_{GS} ve V_D değerlerini ölçüp aşağıdaki tabloya kaydedin.

• Kuvvetlendiriciye giriş işareti olarak 1KHz sinüs işareti verin ve giriş-çıkış işaretlerini aşağıdaki tabloya kaydedin.

	V_G	V_S	V_{GS}	V_D	$A_v = \frac{V_{O,p-p}}{V_{i,p-p}}$	Faz Farkı
GİRİŞ						
ÇIKIŞ						

6.3. JFET'li CD Kuvvetlendirici (Kendi Kendine Kutuplamalı)



• Yandaki şekilde görülen devreyi board üzerinde klipsler ve gerekiyorsa kablolar yardımıyla kurun.

• Öncelikle Voltmetreyi kullanarak V_G , V_S , V_{GS} ve V_D değerlerini ölçüp aşağıdaki tabloya kaydedin.

• Kuvvetlendiriciye giriş işareti olarak 1KHz sinüs işareti verin ve giriş-çıkış işaretlerini aşağıdaki tabloya kaydedin.

	V_G	V_S	V_{GS}	V_D	$A_V = \frac{V_{O,p-p}}{V_{i,p-p}}$	Faz Farkı
GİRİŞ						
ÇIKIŞ						